

19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Offenlegungsschrift
10 DE 100 26 924 A 1

51 Int. Cl. 7:
H 01 L 29/06
H 01 L 29/78
H 01 L 29/739
H 01 L 29/872

21 Aktenzeichen: 100 26 924.9
22 Anmeldetag: 30. 5. 2000
43 Offenlegungstag: 20. 12. 2001

71 Anmelder:
Infineon Technologies AG, 81669 München, DE

74 Vertreter:
Patentanwälte MÜLLER & HÖFFMANN, 81667
München

72 Erfinder:
Pfirsch, Frank, Dr., 81545 München, DE; Ahlers,
Dirk, 80796 München, DE

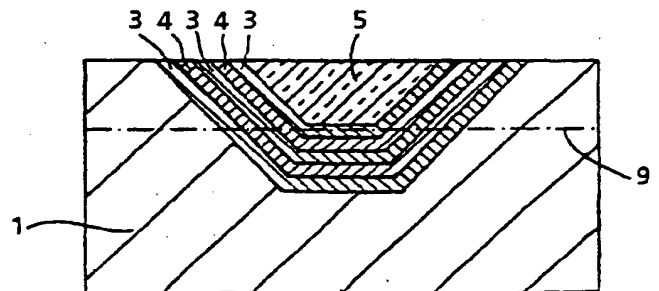
56 Entgegenhaltungen:
US-PS 52 16 275
US-PS 47 54 310
EP 9 73 203 A2

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Kompensationsbauelement

57 Die Erfindung betrifft ein Kompensationsbauelement,
bei dem eine Driftstrecke aus p- und n-leitenden Schich-
ten (4, 3) besteht, die um einen Trench (2) geführt sind.



DE 100 26 924 A 1

[0001] Die vorliegende Erfindung betrifft ein Kompensationsbauelement sowie ein Verfahren zu dessen Herstellung. Kompensationsbauelemente zeichnen sich bekanntlich dadurch aus, daß sie eine Driftstrecke aufweisen, die in Stromflußrichtung durch neben- oder übereinander angeordnete und einander abwechselnde n- und p-leitende Gebiete aufgebaut ist. Diese n- und p-leitenden Gebiete sind dabei so hoch dotiert, daß sich ihre Ladungen gegenseitig kompensieren und im Sperrfall die gesamte Driftstrecke an Ladungen ausgeräumt wird. Im Durchlaßfall tragen die n- und p-leitenden Gebiete aber deutlich höher als bei herkömmlichen Bauelementen Gebiete des einen Leitungstyps also beispielsweise n-leitende Gebiete, zum Stromfluß bei.

[0002] Kompensationsbauelemente haben so bei hoher Sperrfähigkeit einen kleinen Einschaltwiderstand Ron.

[0003] Kompensationsbauelemente lassen sich bekanntlich sowohl als Vertikalbauelemente als auch als Lateralbauelemente konzipieren (vgl. hierzu US 4 754 310 und US 5 216 275). Bei Vertikalbauelementen befinden sich beispielsweise Sourceelektrode und Gateelektrode auf einer Oberseite eines Halbleiterkörpers, während die Drainelektrode auf der zur Oberseite gegenüberliegenden Unterseite angebracht ist. Die Kompensationsgebiete sind dann n- und p-leitende Schichten, auch Säulen genannt, die sich einander abwechselnd im Innern des Halbleiterkörpers in der Richtung zwischen Source und Drain erstrecken.

[0004] Bei Lateralbauelementen können in einem Halbleiterkörper zwei V-förmige Gräben oder Trenches eingebracht sein, von denen ein Trench die Sourceelektrode und die Gateelektrode aufnimmt, während der andere Trench für die Drainelektrode vorgesehen ist. Die Kompensationsgebiete sind hier als übereinander gelagerte und einander abwechselnde n- und p-leitende Schichten im Bereich des Halbleiterkörpers zwischen den beiden Trenchen vorgesehen.

[0005] Für die Herstellung von Kompensationsbauelementen haben Vertikalstrukturen und Lateralstrukturen jeweils ihre eigenen Vor- und Nachteile:

[0006] Bei Vertikalstrukturen können die Sourceelektrode und die Drainelektrode auf den einander gegenüberliegenden Oberflächen des Halbleiterkörpers erheblich einfacher hergestellt werden als Source und Drain in Lateralstrukturen. Jedoch ist bei Vertikalstrukturen die Erzeugung der die Sperrspannung aufnehmenden Driftstrecke aus einander abwechselnden n- und p-leitenden Gebieten, die sich in vertikaler Richtung erstrecken, in Aufbautechnik durch mehrfache Epitaxie mit jeweils nachfolgender Ionenimplantation und Diffusion z. B. in der sogenannten CoolMOS-Technologie relativ aufwendig. Bei Lateralstrukturen lassen sich dagegen die einander abwechselnden n- und p-leitenden Kompensationsgebiete im Vergleich zur Aufbautechnik der Vertikalstrukturen viel einfacher herstellen, indem auf einen Halbleiterwafer nacheinander n- und p-leitende Schichten durch Epitaxie aufgetragen werden. Anstelle einer Epitaxie kann gegebenenfalls auch eine Dotierung durch Implantation vorgenommen werden. Problematisch bei Lateralstrukturen sind aber, wie bereits oben erwähnt wurde, die Anschlüsse von Source und Drain, da die die Kompensationsgebiete bildenden Schichten möglichst niederohmig mit Source bzw. Drain verbunden werden müssen, was bisher nur mit Hilfe einer aufwendigen Trenchtechnologie mit anschließender Füllung möglich ist.

[0007] Zusammenfassend ist also bei Vertikalstrukturen die Erzeugung der Driftstrecke sehr aufwendig, während bei Lateralstrukturen die Anschlüsse von Source und Drain erhebliche Probleme aufwerfen.

[0008] Infolge der oben aufgezeigten Schwierigkeiten

werden bisher Kompensationsbauelemente nur als Vertikaltransistoren hergestellt, wobei für den Aufbau der Driftstrecke mehrere Epitaxieschichten verwendet werden, in die jeweils mit Hilfe einer Implantation die im Endeffekt säulenartige Dotierung der n- und p-leitenden Gebiete eingebracht wird. Eine andere, ebenfalls aufwendige Methode zur Herstellung eines Vertikaltransistors besteht darin, für die Driftstrecke in sehr tief geätzte Trenches mittels verschiedener Verfahren die Dotierung einzubringen (vgl. US 4 754 310).

[0009] Es ist Aufgabe der vorliegenden Erfindung, ein Kompensationsbauelement zu schaffen, bei dem Driftstrecke und Source- bzw. Drainanschluß auf einfache Weise herstellbar sind; außerdem soll ein vorteilhaftes Verfahren zum Erzeugen eines solchen Kompensationsbauelementes angegeben werden.

[0010] Diese Aufgabe wird erfindungsgemäß durch ein Kompensationsbauelement mit den Merkmalen des Patentanspruches 1 bzw. durch ein Verfahren mit den Merkmalen des Patentanspruches 8 gelöst.

[0011] Bei einem Feldeffekttransistor als Kompensationsbauelement sind die beiden aktiven Zonen, zwischen denen sich die Driftstrecke ausdehnt, die Sourcezone und die Drainzone. Die die Driftzone bildende Schichtenfolge ist dann in der Richtung senkrecht zur Verbindungslinie zwischen Sourcezone und Drainzone gestapelt, wobei die einzelnen Schichten mit ihrer Längsausdehnung im Bereich zwischen der Sourcezone und der Drainzone verlaufen.

[0012] Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

[0013] Bei der vorliegenden Erfindung wird also mittels beispielsweise eines KOH-Ätzmittels in einen Silizium-Halbleiterkörper ein breiter Graben bzw. Trench geätzt. Der Silizium-Halbleiterkörper ist dabei entsprechend der gewünschten Spannung, für die das Kompensationsbauelement eingesetzt werden soll, ausgewählt.

[0014] Das KOH-Ätzmittel hat bekanntlich die Eigenschaft, bei einem Siliziumkörper das Ätzen auf einer (111)-Ebene zu stoppen, während alle anderen Gitterebenen des Siliziums geätzt werden. Ein so auf einem (100)-Siliziumsubstrat entstehender Graben bzw. Trench weist daher eine Wandneigung von etwa 55° auf.

[0015] Auf den auf diese Weise vorbereiteten und mit einem Trench mit einer Wandneigung von etwa 55° versehenen Siliziumkörper werden abwechselnd p- und n-leitende Schichten aufgebracht, was durch dotierte Epitaxie oder durch Epitaxie und nachfolgende Implantation geschehen kann. Die Schichtdicke der einzelnen Schichten, die später die Driftstrecke bilden, kann dabei den Anforderungen an das Kompensationsbauelement angepaßt werden. Grundsätzlich können die Schichten um so dünner sein, je geringer die Temperaturbelastung ist.

[0016] Nachdem in dem Graben bzw. Trench die gewünschte Anzahl von Schichten erzeugt ist, wird ein Planarisierungsschritt vorgenommen, bei dem die auf den Halbleiterkörper aufgetragenen Schichten zurück bis zu der ursprünglichen Oberfläche des Halbleiterkörpers oder Wafers abgetragen werden. Hier kann auch ein chemisch-mechanisches Polieren (CMP) oder eine anisotrope Ätzung eingesetzt werden.

[0017] Sollte noch ein Graben übriggeblieben sein, so wird dieser mit Oxid gefüllt. Es ist aber auch möglich, einen solchen "Restgraben" bereits bei den Epitaxieschritten mit niedrig dotiertem Silizium aufzufüllen.

[0018] Bei der so erhaltenen Struktur liegen nun an der Oberfläche des Halbleiterkörpers p- und n-leitende Gebiete nebeneinander und können ohne weiteres lateral miteinander verbunden werden. Diese Verbindungen können gleich-

zeitig für aktive Zonen beispielsweise eines Transistors verwendet werden. So kann quer zu den p- und n-leitenden Gebieten eine p-leitende Wanne, die später als Kanalzone dient, beispielsweise durch Implantation eingebracht werden. Über eine weitere Implantation kann sowohl die Sourcezone als auch der Anschluß für beispielsweise n-leitende Gebiete auf der Seite der Drainzone erfolgen. Schließlich wird noch eine Gateelektrode ebenfalls quer zu den p- und n-leitenden Gebieten in üblicher Weise hergestellt.

[0019] Ein Kompensationsbauelement in Vertikalstruktur kann erzeugt werden, indem der Halbleiterkörper nach Füllen des Grabens bzw. Trenchs mit den p- und n-leitenden Schichten von dessen Rückseite her durch Schleifen und/oder Ätzen so weit gedünnt wird, daß schließlich beispielsweise n-leitende Gebiete von der Rückseite her direkt mit einem Metallkontakt oder indirekt über eine weitere n-leitende Schicht mit einem Drainanschluß verbunden werden können.

[0020] Bei dem erfindungsgemäßen Kompensationsbauelement kann es sich in vorteilhafter Weise um einen MOS-Feldeffekttransistor, einen Junction-Feldeffekttransistor, einen IGBT, eine Schottky-Diode und so weiter, handeln.

[0021] Das Kompensationsbauelement kann beispielsweise auf 600 V mit einer Driftzone mit einer Länge von 40 µm ausgelegt sein. Die n- und p-leitenden Gebiete haben dabei eine Dicke von etwa 2 µm und sind jeweils gleich hoch mit $1,5 \times 10^{16} \text{ cm}^{-3}$ Ladungsträgern dotiert. Es können so Durchbruchsspannungen von etwa 630 V bei einem Einschaltwiderstand R_{on} zwischen Drain und Source von 7 Ohm mm^2 erreicht werden.

[0022] Die Dotierung in den einzelnen Schichten kann abhängig von dem gewünschten Anwendungsgebiet für das Kompensationsbauelement variiert werden. Hierzu kann beispielsweise das elektrische Feld so aufgebaut werden, daß es in der ganzen Struktur aus den Schichten und nicht nur überwiegend an der Grenzfläche zu einer Oxidfüllung im Restgraben vorliegt. Außerdem ist es möglich, den längeren Weg des Stromes durch die tieferliegenden Schichten durch eine erhöhte Dotierung in diesen Schichten und damit durch einen geringeren Widerstand zu kompensieren (vgl. hierzu auch US 4 754 310).

[0023] Nachfolgend wird die Erfindung anhand der Zeichnungen näher erläutert. Es zeigen:

[0024] Fig. 1 bis 4 verschiedene schematische Schnittbilder, die die Herstellung des erfindungsgemäßen Kompensationsbauelementes veranschaulichen,

[0025] Fig. 5 eine vergrößerte Draufsicht auf einen lateralen Hochvolt-MOS-Transistor und

[0026] Fig. 6 einen vergrößerten Teilschnitt AA in dem Transistor von Fig. 5.

[0027] Fig. 1 zeigt einen Silizium-Halbleiterkörper 1 aus einem (100)-Siliziumsubstrat. In diesem Siliziumkörper 1 wird mit Hilfe eines KOH-Ätzmittels ein breiter Graben eingebracht. Das mit diesem Ätzmittel vorgenommene Ätzen stoppt auf einer (111)-Ebene, so daß ein trogförmiger Graben bzw. Trench 2 entsteht, dessen Wandneigung etwa 55° beträgt.

[0028] Gegebenenfalls können auch andere Ätzmittel außer KOH verwendet werden. Ein isotropes Ätzmittel führt beispielsweise zu einer U-Form des Grabens 2.

[0029] Bei der vorliegenden Erfindung braucht also der Graben 2 nicht eine Wandneigung von 55° aufzuweisen. Vielmehr sind auch andere Wandneigungen bis zu 90° möglich, so daß eine U-Form für den Graben vorliegt.

[0030] Der Siliziumkörper 1 kann undotiert sein. Er kann aber auch eine n-Dotierung oder eine p-Dotierung aufweisen, was letztlich davon abhängt, für welche Spannungen das fertige Kompensationsbauelement eingesetzt werden

soll.

[0031] Auf die in Fig. 1 gezeigte Struktur werden sodann nacheinander n-leitende Schichten 3 und p-leitende Schichten 4 entweder durch dotierte Epitaxie oder durch Epitaxie und nachfolgende Implantation oder sonstige Dotierung eingebracht. Die Dicke dieser Schichten 3, 4 kann bei etwa 2 µm liegen. Eine geeignete Dotierungskonzentration beträgt etwa $1,5 \times 10^{16} \text{ cm}^{-3}$. Selbstverständlich sind aber auch andere Schichtdicken und Dotierungskonzentrationen möglich.

[0032] In dem Beispiel von Fig. 2 sind lediglich fünf Schichten 3, 4 gezeigt. Gegebenenfalls können jedoch noch mehr Schichten in den Graben 2 eingebracht werden, so daß dieser weitgehend mit diesen Schichten 3, 4, die einander abwechseln, gefüllt ist.

[0033] Nachdem die gewünschte Anzahl von Schichten 3, 4 in den Graben 2 bzw. auf den Siliziumkörper 1 eingebracht ist, wird ein Planarisierungsschritt vorgenommen, bei dem die Schichten 3, 4 auf der Oberfläche des Siliziumkörpers 1 zurückgeätzt werden, so daß die in Fig. 3 gezeigte Struktur entsteht. Für diese Planarisierung kann gegebenenfalls auch ein CMP-Schritt und/oder eine anisotrope Ätzung eingesetzt werden. Auf diese Weise wird die in Fig. 3 gezeigte Struktur erhalten.

[0034] Der noch verbliebene Graben 2 wird sodann mit Siliziumdioxid oder einem anderen Isolierstoff gefüllt. Dieses Füllen des Restgrabens kann auch vor der Planarisierung vorgenommen werden oder aber ganz entfallen. Ebenso ist es aber auch möglich, nach den Epitaxieschritten zur Bildung der Schichten 3, 4 einen weiteren Epitaxieschritt folgen zu lassen, in welchem der Graben 2 mit niedrig dotiertem Silizium aufgefüllt wird. Es wird damit die in Fig. 4 gezeigte Struktur erhalten, bei der eine Oxidschicht 5 den Restgraben 2 füllt.

[0035] Bei einem U-förmigen Graben können die Schichten 3, 4 beispielsweise durch Schrägimplantation dotiert werden.

[0036] Bei der in Fig. 4 gezeigten Struktur liegen nun an der Oberfläche des Siliziumkörpers 1 die n-leitenden Schichten 3 und die p-leitenden Schichten 4 als n-leitende und p-leitende Gebiete nebeneinander und können lateral, also in Fig. 4 in Seitenrichtung, miteinander verbunden werden. Diese Verbindungen können gleichzeitig für Source-, Body- und Drain-Zonen eines MOS-Transistors verwendet werden.

[0037] So kann, wie aus der Draufsicht von Fig. 5 und dem Schnitt von Fig. 6 zu ersehen ist, quer zu den n- und p-leitenden Schichten 3 bzw. 4 eine p-leitende Wanne 6 implantiert werden, die bei dem fertigen Kompensationsbauelement als Body-Zone bzw. Kanal dient. Über eine weitere Implantation können sodann sowohl eine Sourcezone 7 als auch eine Drainzone 8, die beide n-dotiert sind, eingebracht werden. Die Drainzone 8 dient als Anschluß für die n-leitenden Gebiete der Schichten 3 auf der Drainseite. Die p-leitenden Gebiete der Schichten 4 sind über die Bodyzone 6 angeschlossen. Eine Gateelektrode G kann ebenfalls quer zu den Schichten 3, 4 oberhalb der Bodyzone 6 auf einem Gateisolator aus beispielsweise Siliziumdioxid angebracht werden.

[0038] Soll ein Kompensationsbauelement in Vertikalstruktur gebildet werden, dann wird die Struktur von Fig. 4 von der Rückseite her durch Schleifen und Ätzen soweit gedünnt, daß die n-leitenden Schichten 3 von der Rückseite her direkt mit einem Metallkontakt oder indirekt über eine weitere n-leitende Schicht mit einem Drainanschluß verbunden werden können. Dieses Dünnen ist in Fig. 4 durch eine Strichpunktlinie 9 angedeutet. Bei der auf diese Weise bis zu der Strichpunktlinie 9 gedünnten Struktur von Fig. 4 werden sodann die Bereiche links und rechts von der Isolatorfüllung

5 mit Transistorzellen sowie Source- und Gateanschluß versehen, was in gleicher Weise wie in Fig. 5 bzw. 6 erfolgen kann, während auf der Rückseite, also im Bereich der Strichlinie 9 der Drainanschluß angebracht wird.

Bezugszeichenliste

- 1 Siliziumkörper
- 2 Trench bzw. Graben
- 3 n-leitendes Gebiet bzw. n-leitende Schicht
- 4 p-leitendes Gebiet bzw. p-leitende Schicht
- 5 Oxidfüllung
- 6 Bodyzone
- 7 Sourcezone
- 8 Drainzone
- 9 Strichpunktlinie für Dünnen von Siliziumkörper

Patentansprüche

1. Kompensationsbauelement mit einer zwischen zwei 20
aktiven Zonen vorgesehenen Driftstrecke, bestehend
aus einer gestapelten Schichtenfolge aus p- und n-lei-
tenden Gebieten (4, 3); **dadurch gekennzeichnet**, daß
die Driftstrecke mit den p- und n-leitenden Gebieten
(4, 3) um wenigstens eine Fläche aus den Seiten- und 25
Bodenflächen eines trogförmigen Trenches (2) geführt
ist.
2. Kompensationsbauelement nach Anspruch 1, da-
durch gekennzeichnet, daß die Driftstrecke um die Sei-
ten- und Bodenflächen des Trenches (2) geführt ist. 30
3. Kompensationsbauelement nach Anspruch 1 oder 2,
dadurch gekennzeichnet, daß die Seitenflächen des
Trenches (2) von der Bodenfläche aus im wesentlichen
schräg nach oben verlaufen, so daß die Öffnung des
Trenches (2) breiter als die Bodenfläche ist. 35
4. Kompensationsbauelement nach einem der Ansprü-
che 1 bis 3, dadurch gekennzeichnet, daß der Trench
(2) zusätzlich zu den n- und p-leitenden Gebieten (3, 4)
mit einer Oxidfüllung (5) versehen ist.
5. Kompensationsbauelement nach einem der Ansprü- 40
che 1 bis 4, dadurch gekennzeichnet, daß die Wandnei-
gung der Seitenflächen des Trenches (2) etwa 55° be-
trägt.
6. Kompensationsbauelement nach einem der Ansprü- 45
che 1 bis 5, dadurch gekennzeichnet, daß es ein MOS-
Feldeffekttransistor ist, bei dem die Sourcezone (7), die
Bodyzone (6) und Gate (G) auf einer Seite des Tren-
ches (2) und die Drainzone (8) auf der anderen Seite
des Trenches oder bei dessen Bodenfläche vorgesehen 50
sind.
7. Kompensationsbauelement nach einem der Ansprü-
che 1 bis 5, dadurch gekennzeichnet, daß es ein MOS-
Feldeffekttransistor, ein Junction-Feldeffekttransistor,
ein IGBT oder eine Schottky-Diode ist.
8. Verfahren zum Herstellen des Kompensationsbau- 55
elementes nach einem der Ansprüche 1 bis 7, dadurch
gekennzeichnet, daß
mittels eines anisotropen Ätzmittels ein Trench (2) in
einen Halbleiterkörper (1) eingebracht wird,
die Bodenfläche und die Seitenwände des Trenches (2) 60
abwechselnd mit p- und n-leitenden Schichten (4, 3)
versehen werden,
die auf die Oberfläche des Halbleiterkörpers (1) dabei
aufgetragenen Schichten (3, 4) in einem Planarisie-
rungsschritt entfernt werden und 65
der verbliebene Graben auf den Schichten (3, 4) mit ei-
nem Isolierstoff (5) oder Silizium gefüllt wird.
9. Verfahren nach Anspruch 8, dadurch gekennzeich-

net, daß der Halbleiterkörper (1) von dessen Rückseite
bis zu der untersten Schicht (3) unter der Bodenfläche
des verbliebenen Trenches (2) gedünnt wird, um eine
Vertikalstruktur der Driftstrecke zu erhalten.

10. Verfahren nach Anspruch 8 oder 9, dadurch ge-
kennzeichnet, daß als Ätzmittel KOH verwendet wird.

11. Verfahren nach einem der Ansprüche 8 bis 10, da-
durch gekennzeichnet, daß die p- und n-leitenden
Schichten durch dotierte Epitaxie oder durch Epitaxie
und Implantation hergestellt werden.

12. Verfahren nach einem der Ansprüche 8 bis 10, da-
durch gekennzeichnet, daß zum Herstellen eines Feld-
effekttransistors auf einer Seite des Trenches (2) quer
zu den p- und n-leitenden Schichten (4, 3) eine Source-
zone (7) und eine Bodyzone (6) und auf der anderen
Seite des Trenches (2) eine Drainzone (8) eingebracht
werden.

Hierzu 2 Seite(n) Zeichnungen

Fig. 1

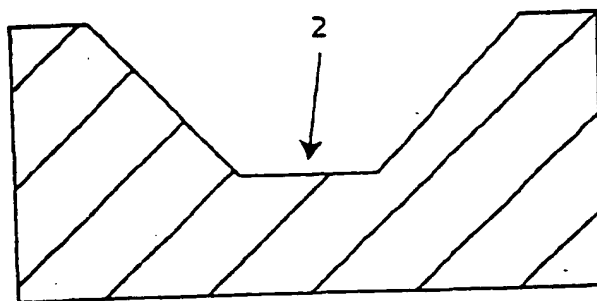


Fig. 2

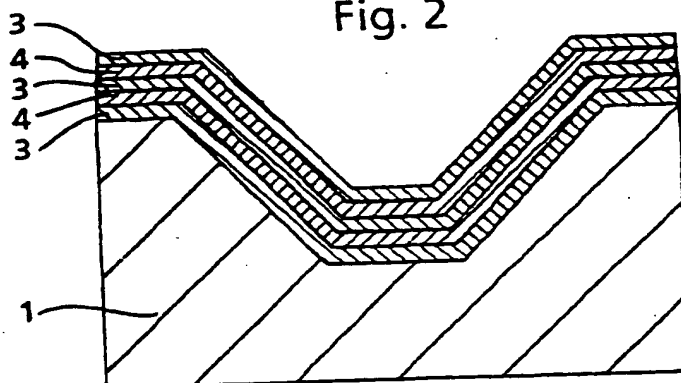


Fig. 3

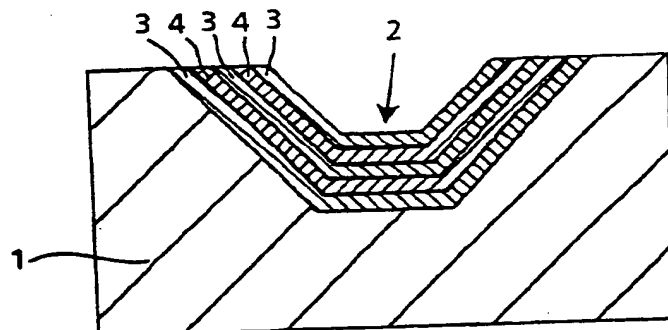


Fig. 4

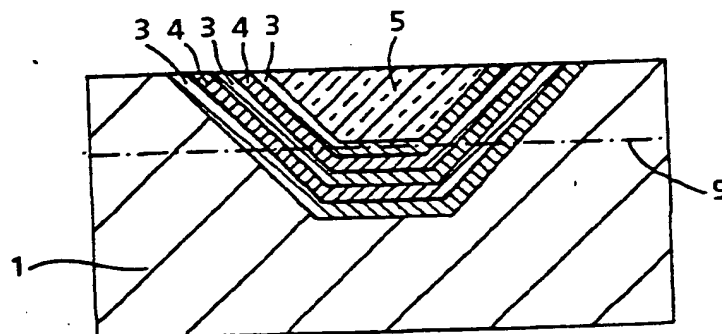


Fig. 5

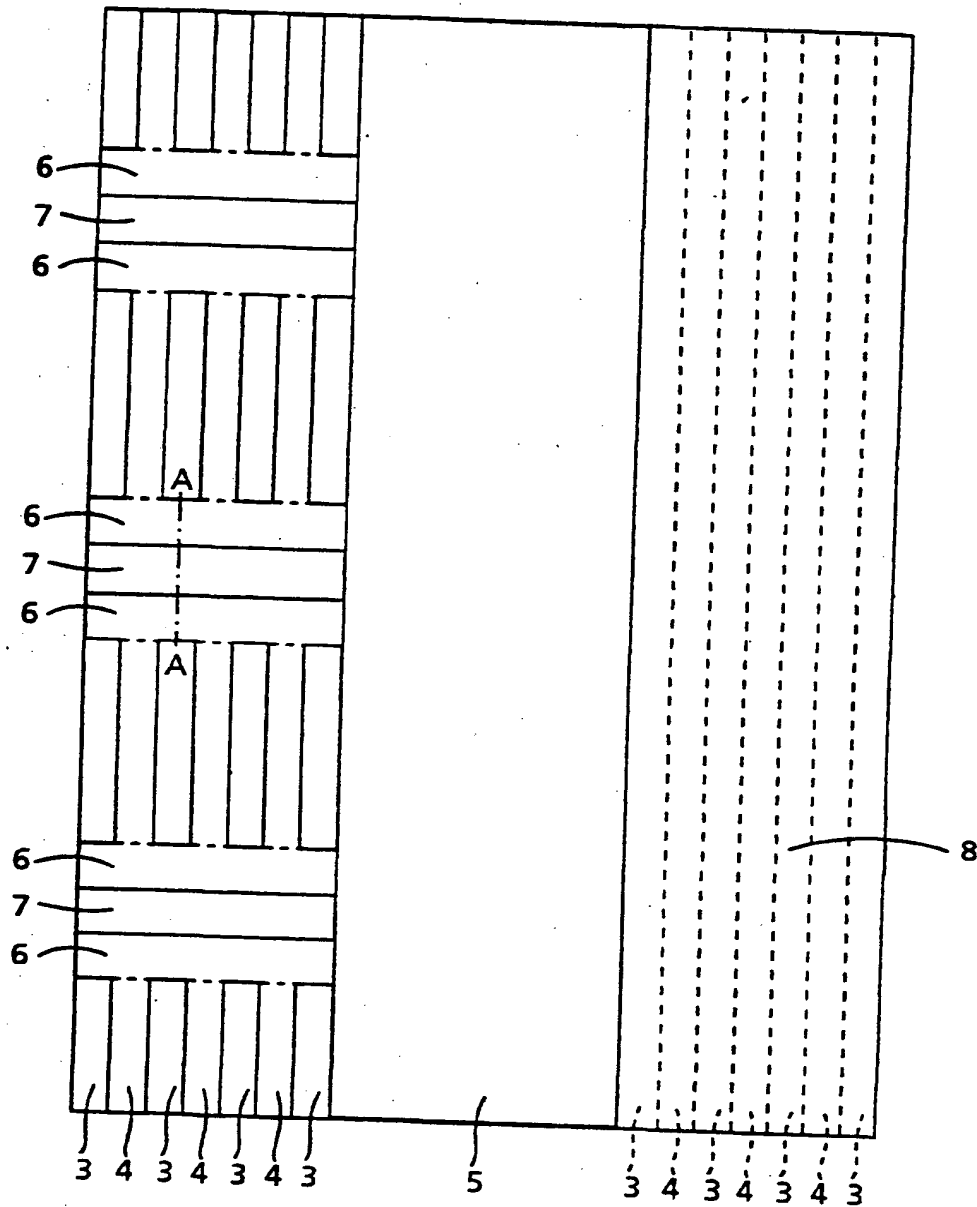
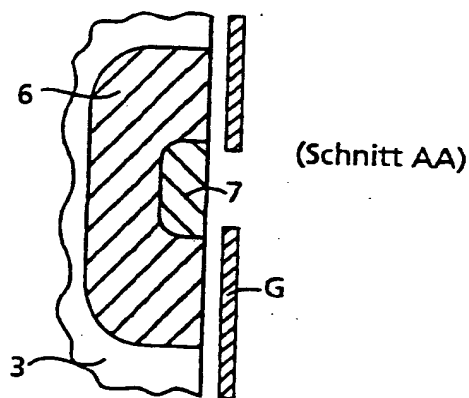


Fig. 6



Compensation component and process for producing the compensation component

Patent Number: US2001048144
Publication date: 2001-12-06
Inventor(s): AHLERS DIRK (DE); PFIRSCH FRANK (DE)
Applicant(s):
Requested Patent: DE10026924
Application Number: US20010867502 20010530
Priority Number(s): DE20001026924 20000530
IPC Classification: H01L29/00
EC Classification: H01L21/336B, H01L21/336B2, H01L29/78B, H01L29/78B2
Equivalents: EP1160871, A3, US6465869

Abstract

A compensation component includes a drift path formed of p-conducting and n-conducting layers which are led around or along a trench. A process for producing the compensation component is also provided

Data supplied from the esp@cenet database - I2

DOCKET NO.
SERIAL NO.
APPLICATION NO.
INVENTOR

FILED
HOLLAND
TEL. (020) 611 1111

DOCKET NO: MUH-12819

SERIAL NO: _____

APPLICANT: Frank Pfirsch

LERNER AND GREENBERG P.A.

P.O. BOX 2480

HOLLYWOOD, FLORIDA 33022

TEL. (954) 925-1100